

## Scheda didattica GOMP – Sapienza

<b>TITOLO CORSO</b>	Architetture di Sistemi Integrati (9 CFU)
<b>Docente</b>	Mauro Olivieri
<b>Tipologia (laurea/laurea magistrale)</b>	Laurea Magistrale
<b>Corso di laurea</b>	Ingegneria Elettronica
<b>Anno di erogazione (I/II/III)</b>	I
<b>Anno accademico</b>	2013/14
<b>Lingua</b>	Italiano
<b>Programma ITA</b>	<p>Evoluzione della microelettronica. VLSI = architetture + circuiti;          Livelli di modellazione e simulazione: layout, circuito, logico, Register-Transfer-Level, behavioral, algoritmico;          Classificazione delle metodologie di progettazione e realizzazione: full-custom, semi-custom, core-based; standard cell, fpga e cpld          Concetti avanzati sui circuiti digitali CMOS: porte statiche, porte dinamiche, sintesi di porte complesse, logiche a pass transistor, logica Domino, logica NORA, Flip-flop, Latch, celle di memoria;          Caratteristiche rilevanti dei ritardi di propagazione, il metodo del Logical Effort per il progetto di logiche CMOS ad alta velocita'          Cenno alla progettazione del layout ;          Strategie di clocking full-custom: due fasi, pseudo-due-fasi, true-single-phase (TSPC), Strategie di clocking semicustom: edge triggering; problema dello skew;          Sistemi self-timed: micropipeline, circuiti sequenziali asincroni, delay insensitivity          Architetture di register file, di memorie statiche e dinamiche;          Architetture di unita' funzionali: addizionatori ripple, carrylookahead, carry select, Manchester, sottrattori in complemento a 2, contatori, moltiplicatori ad array, carry save array, Booth encoding; Shifter e altre funzioni complesse o speciali;          Architetture di macchine a stati come PLA statiche e dinamiche;          Micro-architetture e strategie di progetto per sistemi a basso consumo: modelli del consumo, metodi di progetto gate-level e architecture level, strumenti esistenti, esempi illustrativi;          Linguaggio VHDL: costrutti elementari ed esempi, sintesi su standard cell, sintesi su fpga; metodologia di progetto a livello RTL: extended ASM diagrams e passaggio al VHDL, modello control-path/data-path. Implementazioni alternative per il control path: macchina a stati PLA, macchina a stati VHDL, macchina microprogrammata          Esempio di progetto: Un semplice filtro di estrazione contorni in tempo reale per schede grafiche specializzate          Descrizione algoritmica, Descrizione extended ASM: scelte sulla schedulazione delle operazioni          Estrazione del data-path. Passaggio al VHDL e sintesi RTL          Sintesi separata control path data-path e del data-path          Soluzione per la flessibilita': progetto di un microprocessore dedicato          Definizione set di istruzioni prototipale e suo miglioramento          Sintesi dell'architettura programmabile con i metodi illustrati          Valutazione e definizione delle prestazioni di un sistema di elaborazione digitale, legge di Amdhal, legge della pipeline, altri concetti speciali; analisi quantitativa dei costi di sviluppo e fabbricazione per le diverse alternative progettuali.          Cenni ad architetture RISC, schedulazione dinamica (superscalari), schedulazione statica (VLIW) e relativi esempi.</p>
<b>Programma ENG</b>	<p>Evolution of microelectronics . VLSI = architectures + circuits ;          Levels of modeling and simulation : layout, circuit, logic, Register-</p>

	<p>Transfer- Level, behavioral, algorithmic ;</p> <p>Classification of methodolgies for design and implementation: full-custom, semi-custom, core -based, standard cell, fpga and cpld;</p> <p>Advanced concepts on CMOS digital circuits: static ports, dynamic ports, ports synthesis of complex logic to pass transistors, logic Domino, NORA logic, Flip -Flops, Latches, memory cells;</p> <p>Important aspects of the propagation delays, the method of Logical Effort for the design of high speed CMOS logic;</p> <p>Brief outline of layout design concepts;</p> <p>Clocking strategies in full-custom design: two phase, pseudo- two -phase, true -single -phase ( TSPC ), Clocking strategies in semicustom design: edge triggering; the problem of clock skew ;</p> <p>Self-timed design: micropipelines, asynchronous sequential circuits, delay insensitivity</p> <p>Architectures of register files and of static and dynamic memories;</p> <p>Architectures of functional units: adders: ripple, carrylookahead, carry select, Manchester, subtraction in 2's complement; counters, array multiplier, carry- save array, Booth encoding, shifters and other complex or special functions;</p> <p>Architectures of state machines as static and dynamic PLA;</p> <p>Micro-architectures and design strategies for low-power systems : models of power consumption, gate-level and architecture-level design methods, existing tools, illustrative examples ;</p> <p>VHDL language : elementary constructs and examples, synthesis with standard cells and FPGA synthesis; RTL-level design methodology: extended ASM diagrams and transition to VHDL; control-path/data-path scheme.</p> <p>Alternative implementations for the control path : PLA state machine, VHDL state machine, Microprogrammed machine;</p> <p>Project Example: A simple filter for real time edge detection for specialized graphics cards;</p> <p>Algorithmic description, extended ASM description, choices on the scheduling of operations;</p> <p>Extraction of data-path . Switching to RTL VHDL and synthesis;</p> <p>Separate synthesis of control path data-path and data -path</p> <p>Solution for flexibility: design of a dedicated microprocessor, defining a prototype instruction set and its improvements, synthesis of programmable architectures with the methods described.</p> <p>Performance evaluation of a digital processing system, Amdhal law, the law of the pipeline, other special concepts; quantitative analysis of the costs of development and manufacturing for the different design alternatives .</p> <p>Brief outline of RISC architectures, dynamic scheduling (superscalar), static scheduling (VLIW) and related examples .</p>
<b>Testi</b>	<p>M. Olivieri, "Elementi di Progettazione dei Sistemi VLSI. Volume II: Architetture, Circuiti e Metodi". Edizioni EDISES, Napoli.</p> <p>Documento di errata corrige relativo al libro di testo:  <a href="http://vlsi.die.uniroma1.it/Errata_Corrige_VLSI_Volume_2.pdf">http://vlsi.die.uniroma1.it/Errata_Corrige_VLSI_Volume_2.pdf</a></p> <p>Riferimenti consigliati / Suggested references:</p> <ul style="list-style-type: none"> <li>• Weste and Eshraghian, Principles of CMOS VLSI design, I e II ed.</li> <li>• Jan M. Rabaey: Digital Integrated Circuits: a Design Perspective, Prentice Hall, 1996.</li> <li>• Waine Wolf, Modern VLSI Design, Prentice Hall.</li> <li>• Raccolte di documentazione ed articoli scientifici distribuite durante il corso.</li> </ul>
<b>URL corso/docente</b>	<a href="http://vlsi.diet.uniroma1.it">http://vlsi.diet.uniroma1.it</a>