

Electronica Analogica con Applicazioni

1. DESCRITTORI

- 1.1 *Settore scientifico-disciplinare*: ING-INF/01
- 1.2 *Crediti formativi universitari*: 6
- 1.3 *Docente*: Alessandro Trifiletti
- 1.4 *Contatti docente*: 06 44585783 – trifiletti@die.uniroma1.it
- 1.5 *Offerto ai corsi di studio*: corso di laurea magistrale 1° anno
- 1.6 *Calendarizzazione*: secondo_semestre
- 1.7 *Tipologia di valutazione*: esame con votazione in trentesimi
- 1.8 *Anni accademici di riferimento*: 2014/15

2. OBIETTIVI DEL MODULO E CAPACITÀ ACQUISITE DALLO STUDENTE

ITALIANO

ANALISI DI CIRCUITI INTEGRATI ANALOGICI COMPLESSI. STUDIO DELLE TECNICHE DI STABILIZZAZIONE DELLE PRESTAZIONI TRAMITE CONTROREAZIONE, ANALISI DELLA STABILITÀ DINAMICA IN CIRCUITI IN CONTROREAZIONE. TECNICHE DI ELABORAZIONE IN CORRENTE E CONFIGURAZIONI FONDAMENTALI PER L'ELABORAZIONE IN CORRENTE. ALTERNATIVE PER L'IMPLEMENTAZIONE DI COA. PROBLEMATICHE DELL'ELABORAZIONE A BASSA TENSIONE DI ALIMENTAZIONE. ESEMPI DI SISTEMI COMPLESSI DI ELABORAZIONE ANALOGICA: FILTRI ATTIVI, SCHEMI A TEMPO DISCRETO. ADC PIPELINE COME ESEMPIO DI SISTEMA ELETTRONICO TEMPO DISCRETO.

INGLESE

ANALYSIS OF COMPLEX ANALOG INTEGRATED CIRCUITS. PERFORMANCE STABILIZATION THROUGH FEEDBACK TECHNIQUE ANALYSIS, FEEDBACK CIRCUITS STABILITY ANALYSIS. CURRENT PROCESSING TECHNIQUES, BASIC CELLS TO IMPLEMENT CURRENT PROCESSING. COA ALTERNATIVES. LOW VOLTAGE ANALOG SIGNAL PROCESSING. COMPLEX SYSTEMS FOR ANALOG SIGNAL PROCESSING: ACTIVE FILTERS, DISCRETE TIME BUILDING BLOCKS, ADC PIPELINE AS AN EXAMPLE OF DISCRETE TIME SYSTEM.

3. RISULTATI DI APPRENDIMENTO ATTESI

ITALIANO

COMPRESIONE DI SCHEMI DI OPERAZIONALI INTEGRATI COMPLESSI, RELAZIONI FRA PARAMETRI TECNOLOGICI E PARAMETRI PRESTAZIONALI DI SEGNALE, TECNICHE DI CONTROLLO DELLE PRESTAZIONI RISPETTO ALLE VARIAZIONI PARAMETRICHE TRAMITE REAZIONE E CONTROLLO DIRETTO DEI PARAMETRI DI DIMENSIONAMENTO. CAPACITÀ DI ANALISI DI SISTEMI ANALOGICI DI AMPLIFICAZIONE, FILTRAGGIO E CONVERSIONE A/D.

INGLESE

COMPLEX OPERATIONAL AMPLIFIER COMPREHENSION, RELATIONSHIP BETWEEN TECHNOLOGY PARAMETERS AND PERFORMANCE INDEXES. PERFORMANCE CONTROL AND STABILIZATION WITH RESPECT TO TECHNOLOGY PARAMETRIC VARIATIONS BY MEANS OF FEEDBACK AND DIRECT DESIGN PARAMETERS OPTIMIZATION. CAPABILITY TO ANALYZE COMPLEX SYSTEMS AS: OPA, FILTERS, ADC.

4. PROGRAMMA

ITALIANO

CELLE ANALOGICHE AVANZATE: CASCODE, ACTIVE CASCODE, FLIPPED VOLTAGE FOLLOWER, HSCCM. CONCETTO DI GUADAGNO LIMITE PER DISPOSITIVI ATTIVI E SUA VALUTAZIONE TRAMITE SIMULATORI E SCHEMATICI DEDICATI. EFFETTI DELLE ASIMMETRIE NEI PROCESSI MONOLITICI: SPECCHIO MOS E BJT, CELLA DIFFERENZIALE MOS E BJT. L'AMPLIFICATORE OPERAZIONALE: APPLICAZIONI E SUE FIGURE DI MERITO DI INTERESSE. LA COMPENSAZIONE E LO SLEW RATE. OPA2S CALCOLO DELLE LIMITAZIONI DI DINAMICA SULLA PORTA DI IN E OUT. CALCOLO DELLE FUNZIONI DI TRASFERIMENTO FONDAMENTALI: ADM, ACM. COMPENSAZIONE E DIMENSIONAMENTO CAPACITÀ DI COMPENSAZIONE. TECNICHE AVANZATE PER LA CANCELLAZIONE DI ZERI POSITIVI. STRUTTURE COMPLETAMENTE DIFFERENZIALI, CONTROLLO DEL MODO COMUNE DI USCITA

E CMFB. LOOP CMFB E SUE IMPLEMENTAZIONI: MOS IN TRIODO E DOPPIA CELLA DIFFERENZIALE. ESEMPI DI STRUTTURE COMPLETAMENTE DIFFERENZIALI: CASCODE TELESCOPICO E FOLDED. CONNESSIONE A BUFFER IN APPROCCIO DIFFERENZIALE. STADI FINALI: RICHIAMI SU FINALI A BJT: CLASSE A, B E AB. LIMITI DI DINAMICA E APPLICAZIONI A TECNOLOGIA CMOS. ELABORAZIONE IN CORRENTE. BLOCCHI FONDAMENTALI PER L'ELABORAZIONE IN CORRENTE, STADI DI INGRESSO E DI USCITA PER COA. CONSERVAZIONE DEL GBW PER VOA E COA. CCII INVERTENTE E NON INVERTENTE IN CLASSE A. CCII IN CLASSE AB. COA OUTPUT STAGE BASATI SU BALUN. CFOA, STRUTTURE A REAZIONE ATTIVA. COA HIGH DRIVE. SPECCHI DI CORRENTE PER COA HIGH DRIVE. INTEGRATORI E LORO COMPENSAZIONE. TRANSCONDUTTORI AD ALTA LINEARITÀ. CELLE BIQUAD. OPERAZIONALI A BASSA TENSIONE DI ALIMENTAZIONE. STADI DI INGRESSO PER LVOPA CON COMPENSAZIONE DELLA TRANSCONDUTTANZA CON $K_P=K_N$. STADI DI INGRESSO PER LVOPA CON COMPENSAZIONE DELLA TRANSCONDUTTANZA SENZA IL VINCOLO $K_P=K_N$. STADI DI USCITA PER LVOPA IN CLASSE AB. ELABORAZIONE TEMPO DISCRETA. REALIZZAZIONE DI SWITCH NMOS, PMOS E TRANSMISSIONE GATE. TRACK AND HOLD CON SWITCH E CAPACITÀ. S/H A CAPACITÀ COMMUTATE. ADC PIPELINE. CONFRONTO FRA ARCHITETTURE DI ADC. CELLE DI ELABORAZIONE ANALOGICA A RF: LIMITING AMPLIFIER, WAKIMOTO, TAS TIS, MONSURRE. LATCH CML. TRIGGER DI SCHMIDT.

INGLESE

HIGH PERFORMANCE ANALOG CELLS.: CASCODE, ACTIVE CASCODE, FLIPPED VOLTAGE FOLLOWER, HSCCM. LIMIT GAIN CONCEPT IN ACTIVE DEVICES AND ITS EVALUATION IN CIRCUIT SIMULATORS. MISMATCH EFFECTS IN CURRENT MIRRORS AND DIFFERENTIAL PAIRS. OPERATIONAL AMPLIFIER: APPLICATIONS AND MAIN FIGURES OF MERIT. COMPENSATION AND SLEW RATE LIMITATIONS. OPA 2 STAGES, EVALUATIONS OF MAIN DYNAMIC LIMITATIONS AT INPUT AND OUTPUT PORTS. EVALUATION OF ADM AND ACM TRANSFER FUNCTIONS. COMPENSATION AND CHOICE ABOUT COMPENSATION CAPACITANCE. RIGHT HALF PLANE ZEROES CANCELLATION TECHNIQUES. FULLY DIFFERENTIAL STRUCTURES. NEED OF COMMON MODE OUTPUT CONTROL AND CMFB. CMFB LOOP AND IMPLEMENTATIONS: TRIODE MOS, DOUBLE DIFFERENTIAL PAIR. FD OPA EXAMPLES; TELESCOPIC CASCODE, FOLDED CASCODE. BUFFER IMPLEMENTATION IN FD APPROACH. OUTPUT STAGES; OUTPUT STAGES IN BJT TECHNOLOGY, MAIN FIGURES OF MERIT. DYNAMIC LIMITATION IN TRANSFER FUNCTION WHEN APPLIED TO CMOS TECHNOLOGY. CURRENT MODE APPROACH, BASIC CELLS TO IMPLEMENT CURRENT MODE APPROACH. INPUT AND OUTPUT STAGES TO IMPLEMENT CURRENT MODE APPROACH. GBW CONSERVATION IN VOA AND COA. CCII DEFINITION AND IMPLEMENTATIONS. CLASS AB CCII. COA OUTPUT STAGES BASED ON ACTIVE BALUN. CFOA, ACTIVE FEEDBACK BUFFER STAGES. COA HIGH DRIVE. HIGH DRIVE CURRENT MIRRORS. INTEGRATORS CELLS AND THEIR COMPENSATION TO INCREASE Q FACTOR. HIGH LINEARITY TRANSCONDUTORS. BIQUAD CELLS. LOW VOLTAGE OPAS, LVOPA INPUT STAGES WITH GM COMPENSATION WITH $K_P=K_N$. LVOPA INPUT STAGES WITH GM COMPENSATION WITHOUT $K_P=K_N$ CONSTRAINT. LVOPA OUTPUT STAGES. ANALOG SIGNAL PROCESSING IN DISCRETE TIME DOMAIN. SWITCHES IMPLEMENTATION BY MEANS OF NMOS, PMOS AND TRANSMISSION GATES, TRACK AND HOLD BASED ON TG AND CAPACITANCES, S/H SWITCHED CAPACITANCES. PIPELINE ADC. COMPARISON BETWEEN ADC SCHEMES, RF ANALOG PROCESSING CELLS: LIMITING AMPLIFIERS WAKIMOTO, TAS TIS, MONSURRE, LATCH CML, SCHMIDT TRIGGERS

5. MATERIALE DIDATTICO

- Gray, Hurst, Lewis, Meyer: "Analysis and design of analog integrated circuits", Wiley, 5ed.
- Palmisano, Palumbo, Pennisi: "CMOS Current Amplifier" Kluwer Academic Pub
- Sakurai, Ismail "Low Voltage Cmos opa" Kluwer Academic Pub
- Materiale integrativo (lucidi/diapositive del corso, articoli) disponibili sul sito web del docente.

6. SITO WEB DI RIFERIMENTO

https://web.uniroma1.it/dip_diet/users/trifiletti