

progetto di circuiti integrati

1. DESCRITTORI

- 1.1 *Settore scientifico-disciplinare:* ING-INF/01
- 1.2 *Crediti formativi universitari:* 6
- 1.3 *Docente:* Alessandro Trifiletti
- 1.4 *Contatti docente:* 06 44585783 – trifiletti@die.uniroma1.it
- 1.5 *Offerto ai corsi di studio:* corso di laurea magistrale 2° anno
- 1.6 *Calendarizzazione:* secondo_semestre
- 1.7 *Tipologia di valutazione:* esame con votazione in trentesimi
- 1.8 *Anni accademici di riferimento:* 2014/15

2. OBIETTIVI DEL MODULO E CAPACITÀ ACQUISITE DALLO STUDENTE

ITALIANO

ANALISI DELLE PROBLEMATICHE DELL'ELABORAZIONE ANALOGICA AD ELEVATA BANDA PASSANTE E/O DATA RATE. BLOCCHI DI INTERFACCIA COME COMPARATORI E FLIP FLOP. COMPrensIONE DI UN FLUSSO DI PROGETTO INTEGRATO BASATO SU TECNOLOGIE CMOS E/O BICMOS. TECNICHE DI PROGETTAZIONE INTEGRATA, TECNICHE DI LAYOUT ANALOGICO E/O MIXED SIGNAL.

INGLESE

ANALOG PROCESSING TECHNIQUES APPLIED TO HIGH DATA RATE SYSTEMS, INTERFACE BLOCKS AS FLIP FLOP OR COMPARATORS, UNDERSTANDING OF INTEGRATED DESIGN FLOW IN CMOS AND/OR BICMOS TECHNOLOGIES, LAYOUT TECHNIQUES FOR ANALOG AND MIXED SIGNAL IC'S.

3. RISULTATI DI APPRENDIMENTO ATTESI

ITALIANO

CAPACITÀ DI PROGETTO E DIMENSIONAMENTO DI CATENE DI ELABORAZIONE AI GHZ, ANALISI E SINTESI DI VCO AD ALTA FREQUENZA. CAPACITÀ DI PROGETTO A LIVELLO DI SISTEMA DI SISTEMI DI ELABORAZIONE COMPLESSI COME PLL E CDR. CAPACITÀ DI SVILUPPO FUNZIONI ELEMENTARI IN UN FLUSSO CAD CMOS E/O BICMOS, FINO A LIVELLO DI LAYOUT.

INGLESE

DESIGN CAPABILITY FOR HIGH SPEED SIGNAL PROCESSING CHAIN UP TO GHZ BANDWIDTH, ANALYSIS AND SYNTHESIS OF HIGH FREQUENCY VCO'S. DESIGN CAPABILITY AT SYSTEM LEVEL FOR HIGH COMPLEXITY SYSTEMS AS PLL AND CDR. DEVELOPMENT CAPABILITY FOR ELEMENTARY FUNCTIONS IN A INTEGRATED DESIGN FLOW CMOS AND/OR BICMOS, UP TO LAYOUT LEVEL.

4. PROGRAMMA

ITALIANO

STRUTTURA DI UN LINK SERIALE IN FIBRA OTTICA. SORGENTI E RIVELATORI AD INFRAROSSO, MODULATORI ESTERNI MACH ZEHNDER. LINK BUDGET, JITTER BUDGET.

LIMITING AMPLIFIER: AMPLIFICATORI CON COMPENSAZIONE DELLA CMU, CELLE DI WAKIMOTO-AKAZAWA, CONFIGURAZIONE TAS-TIS, TAPERING AMPLIFIER. TZA PER HS COMMUNICATION SYS. DRIVER PER MZM.

FLIP FLOP IN LOGICA CML: FF A CELLA DI GILBERT, FF A TRIPLETTA, FF – HLO, FF A PIANI INVERTITI, CSGB FF. COMPARATORI CON ISTERESI: CSGB1, CSGB2.

CDR E CMU, METRICHE DI VALUTAZIONE RISPETTO AL JITTER. PD CLOCK-CLOCK: PFD, 4-Q MOLTIPLICATORE, EXOR. PD DATI CLOCK, HOGGE, CORDELL, CATENE DI PRE-PROCESSING (ESTRAZIONE DEL PROTOCLOCK). QUADRICORRELATORE DI RICHMANN. OSCILLATORI, MODELLI DI RUMORE DI FASE: LEESON, CSGB, HAJIMIRI. OSCILLATORI A DELAY LINE, OSCILLATORI BASATI SU TANK LC PASSIVO. SINTESI DI INDUTTORI ATTIVI. ANALISI NON-LINEARI E PERIODICHE.

LAYOUT ANALOGICO: DISEGNO DI CELLE BASE, DESIGN RULES. TOOLS PER IL DESIGN RULE CHECK. CHIP FINISHING.

INGLESE

FIBER OPTIC SERIAL LINK, COMPONENT AND REQUIREMENTS. SOURCES AND PHOTODETECTOR AT IR, EXTERNAL MODULATION (E.G. MACH-ZEHNDER). LINK BUDGET, JITTER BUDGET IN HIGH SPEED SERIAL LINKS.

LIMITING AMPLIFIER: AMPLIFIERS WITH CMU COMPENSATION, WAKIMOTO-AKAZAWA CELLS, TAS-TIS CONFIGURATION, TAPERING AMPLIFIER. TZA PER HIGH SPEED COMMUNICATION SYSTEMS. DRIVER FOR MACH-ZEHNDER MODULATORS.

FLIP FLOP IN CML DESIGN STYLE: FF BASED ON GILBERT'S CELL, FF WITH THREE DEVICES AT THE SAME LEVEL, FF – HIGH SPEED LATCHING OPERATION, FF WITH INVERTED PLANES, CSGB FF. SCHMIDT TRIGGER: CSGB1, CSGB2.

CDR E CMU, JITTER FIGURES OF MERIT (JITTER TRANSFER, JITTER TOLERANCE). PHASE DETECTOR CLOCK-CLOCK: PFD, 4-Q MULTIPLIER, EXOR GATES. PD DATI VS. CLOCK, HOGGE, CORDELL, PRE-PROCESSING CHAIN (PROTOCOL CLOCK EXTRACTION).

RICHMANN QUADRICORRELATORS. VCO, PHASE NOISE MODELS: LEESON, CSGB, HAJIMIRI. RING OSCILLATORS, OSCILLATORI WITH LC TANK. ACTIVE INDUCTOR SYNTHESIS. NON-LINEAR AND PERIODIC ANALYSIS.

ANALOG LAYOUT: DESIGN OF ELEMENTARY CELLS, DESIGN RULES. TOOLS TO PERFORM DESIGN RULE CHECK. CHIP FINISHING.

5. MATERIALE DIDATTICO

- Aaron buchwald, Kenneth Martin "Integrated fiber-optic receivers", Kluwer academic publishers.
- Materiale integrativo (lucidi/diapositive del corso, articoli) disponibili sul sito web del docente.

6. SITO WEB DI RIFERIMENTO

https://web.uniroma1.it/dip_diet/users/trifiletti